

| | |
|-------------|----------|
| Aluno _____ | Nº _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

1. Dados os números decimais $A = -75$ e $B = -61$:

a) **[0.8 val]** Represente A e B em binário utilizando a notação de complemento para 2 com 8 bits.

b) **[0.7 val]** Realize a operação $A+B$ utilizando os números obtidos em a). Indique se o resultado da operação é válido.

2. **[1 val]** Simplifique algebricamente a função $f(A, B, C) = A \oplus (\overline{CA + B})$

| | |
|-------------|----------|
| Aluno _____ | Nº _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

3. Considere a seguinte função booleana, em que A é a variável de maior peso e m_d são indiferenças:

$$f(A, B, C, D, E) = \sum m(0,1,4,5,6,9,12,19,20,22,31) + \sum m_d(11,17,21,23,27,29)$$

a) Identifique os implicants primos essenciais da função **[0.5 val]**. Obtenha a expressão mínima da função na forma disjuntiva (soma de produtos) utilizando o método de Karnaugh **[1.5 val]**. Utilize o seguinte mapa:

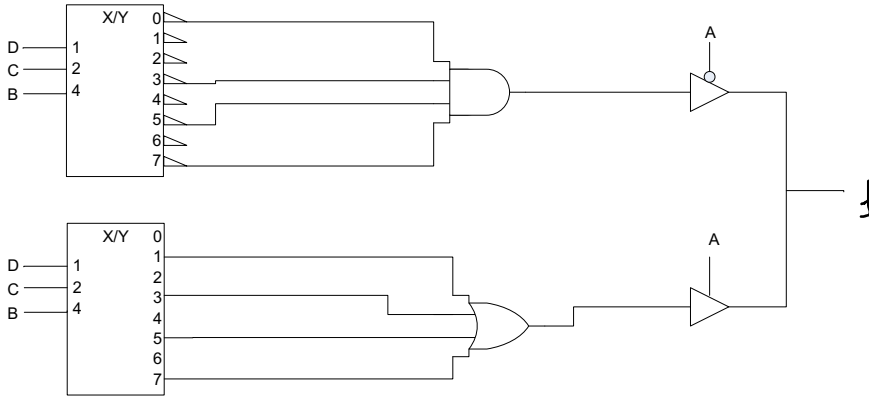
| | | | | | | | | |
|----|-----|--|--|--|--|--|--|--|
| AB | CDE | | | | | | | |
| | | | | | | | | |
| | | | | | | | | |
| | | | | | | | | |
| | | | | | | | | |

4. **[1 val]** Converta para Hexadecimal o seguinte número BCD: 000101011000_{BCD}

| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [1.5 val] Qual a expressão algébrica da função $f(A,B,C,D)$, em que A é a variável de maior peso, quando representada como uma soma de mintermos? Justifique.



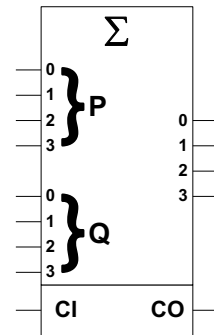
6. [1.5 val] Construa um multiplexer com 16 entradas de dados a partir de um multiplexer de 3 variáveis de seleção e o número mínimo adicional de multiplexers 2:1 (não pode utilizar portas lógicas adicionais).

| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. [1.0 val] A partir do somador completo de 4 bits (indicado na figura), projete uma unidade aritmética de 4 bits que realiza sobre $A=A_3A_2A_1A_0$ e $B=B_3B_2B_1B_0$ as operações indicadas na tabela abaixo. Para além dos operandos A e B, a unidade a projectar contém 3 entradas de selecção S2, S1 e S0. Desenhe o diagrama lógico apenas para a estrutura associada aos bits de menor peso (A_0 e B_0). Justifique

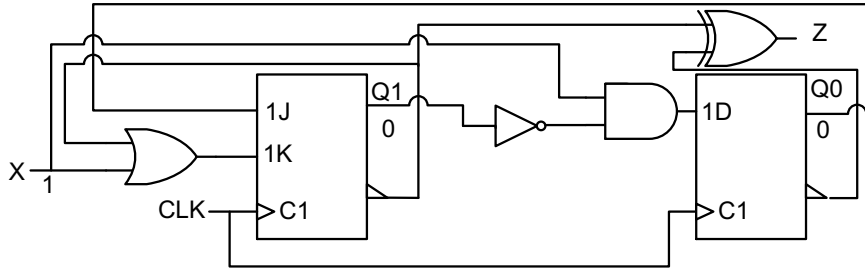
| $S_2 S_1 S_0$ | Operação |
|---------------|-------------|
| 000 | A |
| 001 | $A+I$ |
| 010 | $A+B$ |
| 011 | $A+B+I$ |
| 100 | $A+\bar{B}$ |
| 101 | $A-B$ |
| 110 | $\bar{A}+B$ |
| 111 | $B-A$ |



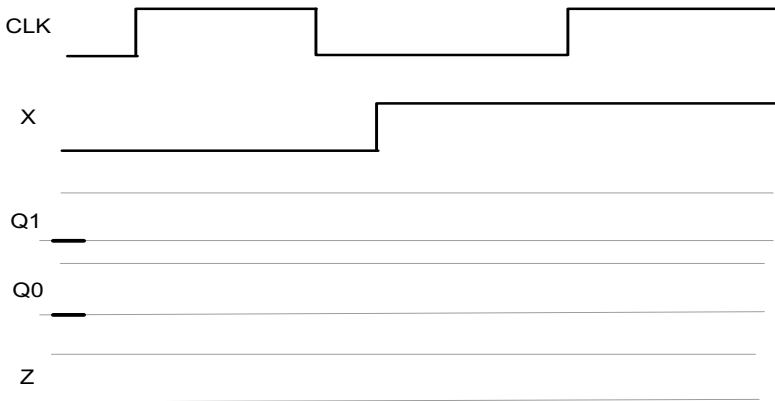
| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

8. Considere o circuito sequencial apresentado na figura.



a) [1.0 val] Preencha o seguinte diagrama temporal assumindo que no instante inicial $Q1=Q0=0$. Justifique.



b) [1.0 val] Tendo em consideração as características temporais das portas lógicas e dos elementos de memória indicadas na tabela que se apresenta a seguir, indique justificando, qual é a frequência máxima do relógio CLK que garante o funcionamento correcto do circuito (não precisa de “fazer as contas” que envolvam fracções).

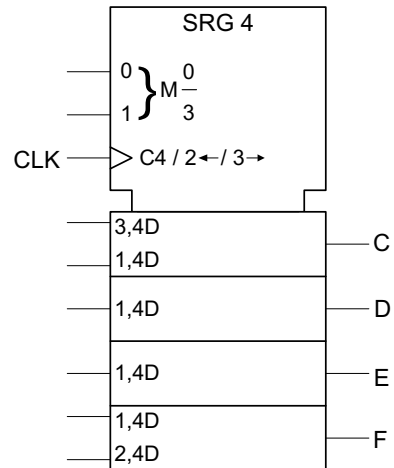
| FF D | |
|--------------|-------|
| t_{SETUP} | 10 ns |
| t_{HOLD} | 4 ns |
| $t_{PHL/LH}$ | 55 ns |
| FF JK | |
| t_{SETUP} | 13 ns |
| t_{HOLD} | 3 ns |
| $t_{PHL/LH}$ | 25 ns |
| AND/OR | |
| $t_{PHL/LH}$ | 10 ns |
| NOT | |
| $t_{PHL/LH}$ | 7 ns |

| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

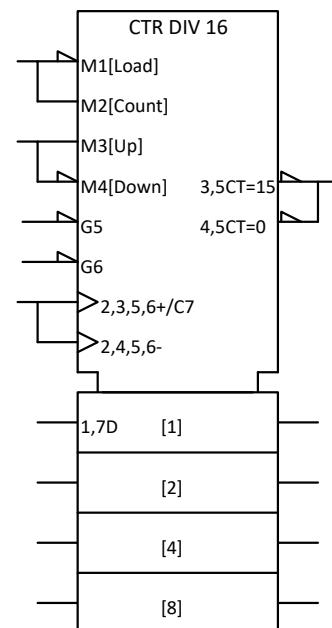
9. [1.5 val] A partir do circuito representado na seguinte figura, e utilizando no máximo 2 portas lógicas adicionais, desenhe um circuito que implemente o ciclo de estados: ...6,10,5,11,6,...

Considere que C é a saída de maior peso. Justifique.



10. [1.5 val] A partir do circuito indicado, concretize um contador binário síncrono com uma entrada X que conte ciclicamente de forma decrescente entre 11 e 3 quando X=0, e entre 0 e 15 (ascendente) quando X=1. Justifique.

Alternativa: Se não conseguir realizar o circuito indicado, pode simplesmente implementar um contador que conte ciclicamente de forma decrescente entre 11 e 3. Neste caso a cotação da pergunta será de 0.8 val.

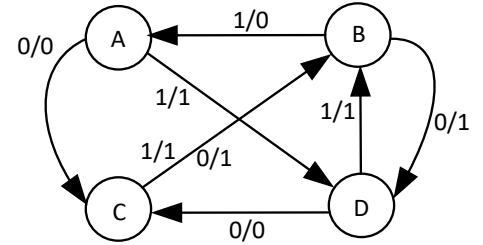


Aluno _____

N° _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

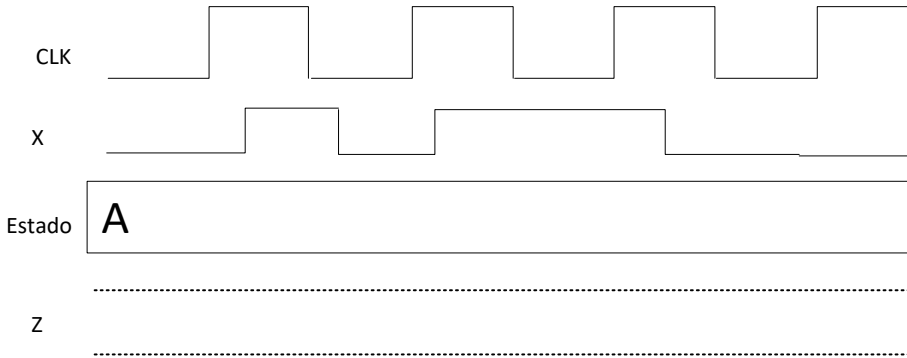
11. a) [1.5 val] Utilizando a síntese clássica de circuitos sequenciais síncronos, obtenha as equações das entradas dos Flip-Flops e da saída Z de um circuito que implemente a máquina de estados apresentada na figura adjacente. Utilize FF do tipo JK edge triggered positivos, e a seguinte codificação de estados: A=00; B=01; C=10; D=11. Justifique.



| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

b) [1 val] Complete o seguinte diagrama temporal indicando o estado do circuito e o valor da saída Z do circuito projectado na alínea anterior em cada instante. Assuma que no instante inicial o circuito se encontra no estado A.



c) [1 val] Obtenha as equações das entradas dos Flip-Flops e da saída Z de um circuito que implemente a mesma máquina de estados utilizando o método “1-hot”, i.e., 1 FF por estado. Utilize FF do tipo D. Justifique.

| | |
|-------------|----------|
| Aluno _____ | N° _____ |
|-------------|----------|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

12. [1.0 val] Desenhe o diagrama de estados de uma máquina de Moore com uma entrada X e uma saída Z ambas de um bit. Z deve ser “1” sempre que nos 3 últimos flancos de relógio tenha ocorrido na entrada a sequência “101” ou a sequência “110” (a saída deverá ser “0” nos restantes casos).

13. [1.0 val] Considere o diagrama de estados representado de seguida. Qual a dimensão mínima da memória e do registo necessários para implementar o circuito (utilizando o método de síntese baseado em memórias ensinado na aulas)? Justifique.

