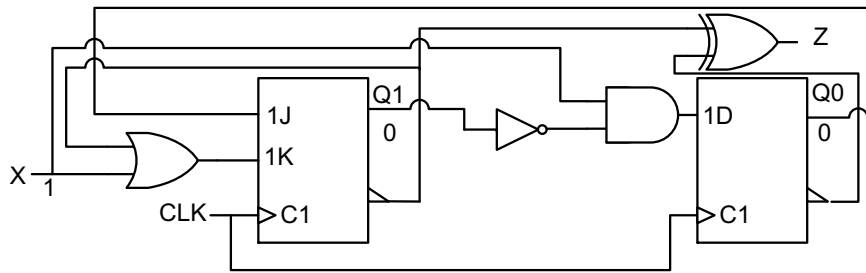


Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

1. Considere o circuito sequencial apresentado na figura.



a) [2.0 val] Preencha o seguinte diagrama temporal assumindo que no instante inicial $Q1=Q0=0$. Justifique.



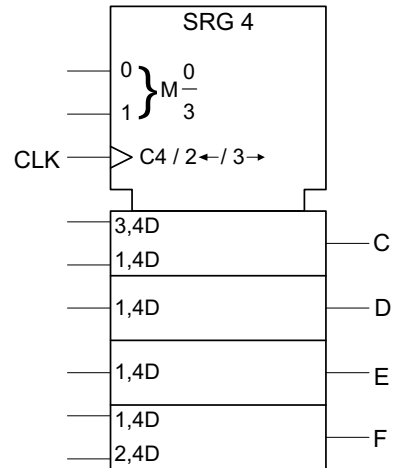
b) [2.0 val] Tendo em consideração as características temporais das portas lógicas e dos elementos de memória indicadas na tabela que se apresenta a seguir, indique justificando, qual é a frequência máxima do relógio CLK que garante o funcionamento correcto do circuito (não precisa de “fazer as contas” que envolvam fracções).

FF D	
t_{SETUP}	10 ns
t_{HOLD}	4 ns
$t_{PHL/LH}$	55 ns
FF JK	
t_{SETUP}	13 ns
t_{HOLD}	3 ns
$t_{PHL/LH}$	25 ns
AND/OR	
$t_{PHL/LH}$	10 ns
NOT	
$t_{PHL/LH}$	7 ns

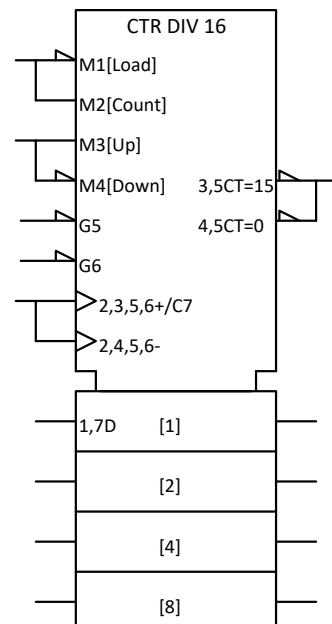
Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

2. [2.5 val] A partir do circuito representado na seguinte figura, e utilizando no máximo 2 portas lógicas adicionais, desenhe um circuito que implemente o ciclo de estados: ...6,10,5,11,6,...
 Considere que C é a saída de maior peso. Justifique.



3. [3.0 val] A partir do circuito indicado, concretize um contador binário síncrono com uma entrada X que conte ciclicamente de forma decrescente entre 11 e 3 quando X=0, e entre 0 e 15 (ascendente) quando X=1. Justifique.
 Alternativa: Se não conseguir realizar o circuito indicado, pode simplesmente implementar um contador que conte ciclicamente de forma decrescente entre 11 e 3. Neste caso a cotação da pergunta será de 1.5 val.

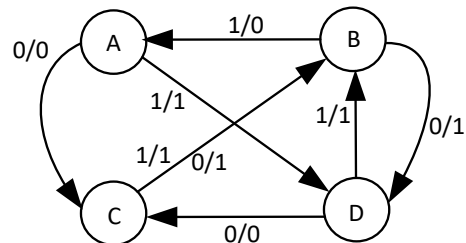


Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

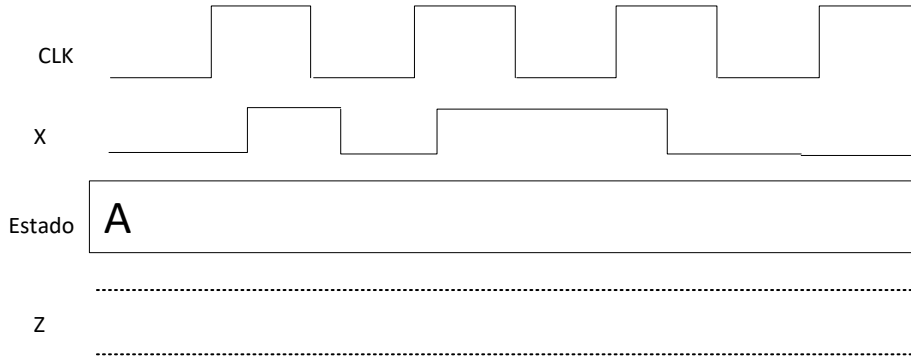
4. a) [3.0 val] Utilizando a síntese clássica de circuitos sequenciais síncronos, obtenha as equações das entradas dos Flip-Flops e da saída Z de um circuito que implemente a máquina de estados apresentada na figura adjacente. Utilize FF do tipo JK edge triggered positivos, e a seguinte codificação de estados: A=00; B=01; C=10; D=11. Justifique.



Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

b) **[1.5 val]** Complete o seguinte diagrama temporal indicando o estado do circuito e o valor da saída Z do circuito projectado na alínea anterior em cada instante. Assuma que no instante inicial o circuito se encontra no estado A.



c) **[2.0 val]** Obtenha as equações das entradas dos Flip-Flops e da saída Z de um circuito que implemente a mesma máquina de estados utilizando o método “1-hot”, i.e., 1 FF por estado. Utilize FF do tipo D. Justifique.

Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [2.0 val] Desenhe o diagrama de estados de uma máquina de Moore com uma entrada X e uma saída Z ambas de um bit. Z deve ser “1” sempre que nos 3 últimos flancos de relógio tenha ocorrido na entrada a sequência “101” ou a sequência “110” (a saída deverá ser “0” nos restantes casos).

6. [2.0 val] Considere o diagrama de estados representado de seguida. Qual a dimensão mínima da memória e do registo necessários para implementar o circuito (utilizando o método de síntese baseado em memórias ensinado na aulas)? Justifique.

